

PATENT ABSTRACTS OF JAPAN

4

(11)Publication number : 2001-136751

(43)Date of publication of application : 18.05.2001

(51)Int.Cl.

H02M 7/48
H02M 7/537
H02P 6/08

(21)Application number : 11-313819

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 04.11.1999

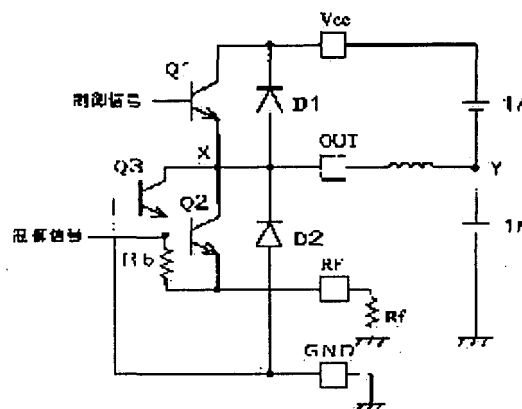
(72)Inventor : OUGINO KOUICHIROU
SAKURAZAWA KOHEI

(54) PWM DRIVE CIRCUIT OF MOTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a PWM drive circuit of motor for preventing generation of a through-current flowing into output upper/lower transistor by an inverse transistor operation, depending on the characteristic parasitic effect of an integrated circuit.

SOLUTION: A parasitic current eliminating transistor is provided, where the emitter collector is connected to a base collector of the lower output transistor of the output upper/lower transistor for PWM drive of motor and the base is grounded. Thereby, an inverse current due to an inverse recovery time of a diode, formed with the base collector junction of the lower output transistor resulting from inverse transistor operation, is removed to prevent generation of a through-current which flows, when the output upper/lower transistor are turned on simultaneously.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2001-136751

(P 2 0 0 1 - 1 3 6 7 5 1 A)

(43)公開日 平成13年 5 月18日(2001.5.18)

(51)Int.Cl.⁷

識別記号

F. I

テーマコード (参考)

H02M 7/48

H02M 7/48

F 5H007

7/537

7/537

C 5H560

H02P 6/08

H02P 6/02

371

J

審査請求 未請求 請求項の数 6 O L (全 5 頁)

(21)出願番号 特願平11-313819

(22)出願日 平成11年11月 4 日(1999.11.4)

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通 2 丁目 5 番 5 号

(72)発明者 扇野 広一郎

大阪府守口市京阪本通 2 丁目 5 番 5 号 三
洋電機株式会社内

(72)発明者 櫻澤 康平

大阪府守口市京阪本通 2 丁目 5 番 5 号 三
洋電機株式会社内

(74)代理人 100111383

弁理士 芝野 正雅

F ターム(参考) 5H007 AA06 BB06 CA01 CB12 DB03

EA02 FA06

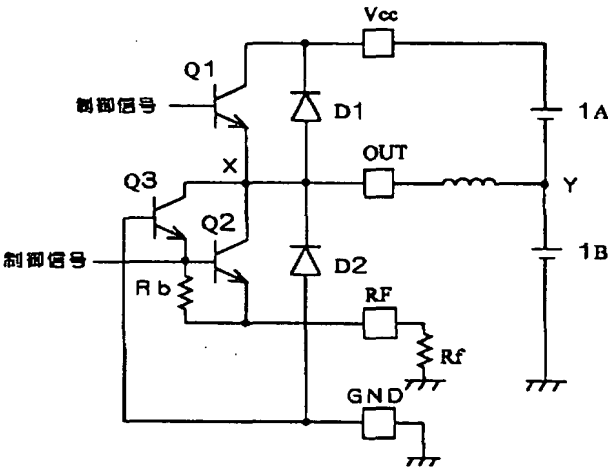
5H560 BB04 EB01 JJ02 UA02 XA12

(54)【発明の名称】 モータの P W M 駆動回路

(57)【要約】

【課題】集積回路特有の寄生効果による逆トランジスタ動作により出力上下トランジスタに流れる貫通電流の発生を防止するモータの P W M 駆動回路を提供すること

【解決手段】モータを P W M 駆動する出力上下トランジスタの下側出力トランジスタのベースコレクタにそれぞれエミッタコレクタを接続し、ベースを接地した寄生電流除去トランジスタを設けることにより、逆トランジスタ動作に起因する下側出力トランジスタのベースコレクタ接合で形成されるダイオードの逆回復時間による逆電流を除去して、出力上下トランジスタが同時にオンして流れる貫通電流の発生を防止することを特徴とする。



【特許請求の範囲】

【請求項1】 少なくとも直列に接続された1組の出力上下トランジスタと前記トランジスタのベースに印加されるPWMによる制御信号とを備えたモータのPWM駆動回路において、前記下側の出力トランジスタのベースコレクタ間にトランジスタを接続し、下側の出力トランジスタがオフのときの逆トランジスタ動作を防止することを特徴とするモータのPWM駆動回路。

【請求項2】 前記下側の出力トランジスタのベースに供給されるベース電流は集積回路の寄生効果により基板から発生することを特徴とする請求項1記載のモータのPWM駆動回路。

【請求項3】 直流電源間に少なくとも直列に接続された1組の出力上下トランジスタと前記両トランジスタのベースに印加されるPWMによる制御信号とを備えたモータのPWM駆動回路において、前記下側の出力トランジスタのベースコレクタ間にトランジスタを接続し、下側の出力トランジスタがオフのときの逆トランジスタ動作を防止することを特徴とするモータのPWM駆動回路。

【請求項4】 前記下側の出力トランジスタのベースに供給されるベース電流は集積回路の寄生効果により基板から発生することを特徴とする請求項3記載のモータのPWM駆動回路。

【請求項5】 直流電源間に少なくとも直列に接続された1組の出力上下トランジスタと前記両トランジスタのベースに印加されるPWMによる制御信号とを備えたモータのPWM駆動回路において、前記下側の出力トランジスタがオフのとき前記下側の出力トランジスタのベースコレクタ間にトランジスタを接続し、下側の出力トランジスタがオフのときに寄生効果で供給されるドライブ電流を吸収して逆トランジスタ動作を防止することを特徴とするモータのPWM駆動回路。

【請求項6】 前記下側の出力トランジスタのベースに供給されるベース電流は集積回路の寄生効果により基板から発生することを特徴とする請求項5記載のモータのPWM駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はモータのPWM駆動回路、特に集積回路の寄生効果に起因する逆トランジスタ動作により貫通電流の発生を防止したモータのPWM駆動回路に関する。

【0002】

【従来の技術】従来のモータのPWM駆動回路を図3に示す。直流電源31からチョツパブリッジ32のPWM(パルス幅変調)による可変デューティ制御によりモータ33を可変速運転することが行われている。このチョツパブリッジ32の上下のトランジスタは直流電源31に直列に接続されているので同時にオンしないように工夫

をする必要がある。またこのチョツパブリッジ32は3相の場合6つの真理値に従って6個の各トランジスタはオン、オフ制御され、直列接続された上下出力トランジスタは同じモードで同時にオンされることはない。図4は図3の1相分を抜き出した等価回路図である。図4において、直流電源1A、1Bの中間点Yと、直流電源1A、1Bの両端に直列に接続されたトランジスタQ1、Q2の中間点Xとの間にモータの1相が接続されることになる。なおダイオードD1、D2はモータのインダクタンスに蓄えられたエネルギーの転流用である。正方形の端子は直流電源に接続されるVcc、モータの1相が接続されるOUT、電流検出用の端子RFおよびアース端子GNDを示しており、端子RFは0.2Ω程度の検出抵抗Rfを介してアースされ、アース端子GNDはアースされている。トランジスタQ2のベースエミッタ間に接続された抵抗RbはトランジスタQ2がオフのときの出力リーク電流を防止する働きがある。次に動作を説明する。トランジスタQ1をオン、トランジスタQ2をオフとするとモータの1相のX側が正の電圧になり、トランジスタQ1をオフ、トランジスタQ2をオフとするとモータの1相のX側はキックバックにより負の電圧になる。下側の出力トランジスタQ2がオフのときは、中間点Xは負の電圧であり、トランジスタQ2のコレクタは負の電圧にバイアスされ、トランジスタQ2のエミッタは端子RFから検出抵抗Rfを介してアースされている。従って、後で詳しく説明するが寄生効果によりトランジスタQ2のベースに半導体基板からベース電流が供給され、トランジスタQ2は逆トランジスタ動作によりエミッタからコレクタに電流が流れる。次に上側の出力トランジスタQ1がオフからオンになると、中間点Xすなわち出力端子OUTは負の電圧から正の高い電圧に変化する。このときトランジスタQ2は上述した逆トランジスタ動作でベースコレクタ間のPN接合で形成されたダイオードが順バイアスから急激に逆バイアスされると考えられる。しかし一般的にダイオードは逆回復時間を有し、一瞬(1~2μs程度)逆方向の電流が流れる。この逆方向の電流によりトランジスタQ2はオンとなり、この期間にトランジスタQ1およびQ2を数アンペアの大きな貫通電流が流れる。図5を参照してこの寄生効果について説明する。P型の半導体基板51上にN型のエピタキシャル層52を設け、P+型の分離領域53でエピタキシャル層52を貫通させて複数の島領域を形成している。左側より便宜的に第1の島領域54、第2の島領域55、第3の島領域56とする。第1の島領域54は出力トランジスタQ2より離れた位置にあり、分離領域53はアース端子GNDを介してアースされている。第2の島領域には下側の出力トランジスタQ2を構成するN型コレクタ領域58、P型ベース領域59とその中にN型のエミッタ領域60が形成されている。また第3の島領域56には図示していないが他の素子形成さ

れている。ここで、第2の島領域55のコレクタ領域58は中間点Xを介して出力端子OUTに接続され、エミッタ領域60は電流検出用端子RFから検出抵抗Rfを介してアースに接続されている。またトランジスタQ2のベース領域59とエミッタ領域60間には上述の如く分流抵抗Rbが接続されている。かかる集積回路はコレクタ領域58が負の電圧になると、構造的に分離領域53と繋がった半導体基板51、コレクタ領域58およびベース領域59とでPNP型の寄生トランジスタTr1が必然的に形成され、この寄生トランジスタTr1により半導体基板51からここではトランジスタQ2のベース領域に寄生電流が矢印の様に流れる。このような状態で、トランジスタQ1がオフすると、中間点Xに負の電圧が印加される。、出力端子OUTが接続されたコレクタ領域58は負の電圧になり、ベース領域59には寄生トランジスタTr1によるベース電流が供給され、エミッタ領域60は端子RFの持つ若干の正の電位になる。このためにトランジスタQ2はコレクタ領域58をエミッタとし、エミッタ領域60をコレクタとする逆トランジスタ動作が起こり、前述した寄生トランジスタTr1の寄生電流がトランジスタQ2のベース領域に供給され、逆トランジスタ動作を継続している。従ってトランジスタQ2のベース領域59とコレクタ領域58で形成されるPN接合によるダイオードは順方向バイアスされている。

【0003】その後、トランジスタQ1がオフからオンになると、出力端子OUTは負の電圧から正の高い電圧に変化する。このとき、トランジスタQ2のベース領域59とコレクタ領域58で形成されるPN接合によるダイオードは順方向バイアスから逆方向バイアスに切り替わるが、ダイオードの順方向から逆方向になるときの逆回復時間のためにこのダイオードを逆方向電流が一瞬流れてしまい、トランジスタQ2は一瞬オンし、両トランジスタQ1、Q2を貫通電流が流れる。

【0004】

【発明が解決しようとする課題】本発明は集積回路の故に発生する寄生効果による基板電流に起因して逆トランジスタ動作を起こさせトランジスタQ1およびQ2を流れる貫通電流の発生を防止するモータのダイレクトPWM駆動回路を実現することを目的とする。特に、出力端子OUTが負の電圧のときに寄生効果に起因する逆トランジスタ動作を防止してトランジスタQ1およびQ2を流れる貫通電流の発生を防止するモータのダイレクトPWM駆動回路を実現することを目的とする。

【0005】

【課題を解決するための手段】本発明ではモータをPWM駆動する出力上下トランジスタQ1、Q2の下側出力トランジスタQ2のベースコレクタにそれぞれエミッタコレクタを接続し、ベースを接地した寄生電流除去トランジスタQ3を設けることにより、このトランジスタQ

3が先に逆トランジスタ動作でオンし、トランジスタQ2のベースに流入する寄生効果によるベース電流を奪い、トランジスタQ2の逆トランジスタ動作を防止し、出力上下トランジスタQ1、Q2に流れる貫通電流の発生を防止することを特徴とする。

【0006】

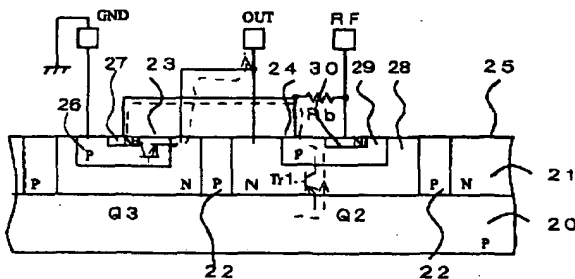
【発明の実施の形態】図1に本発明の一つの実施例を示す。図1は1相を抜き出した回路図であり、図4と同じ態様である。直流電源1A、1Bに直列にトランジスタQ1およびQ2を接続して出力上下トランジスタを形成する。ダイオードD1およびD2はインダクタンスに蓄積されたエネルギーの転流用である。トランジスタQ1のエミッタとトランジスタQ2のコレクタと接続される中間点Xには集積回路の出力端子OUTを介してモータの1相の一端が接続されている。またモータの1相の他端は直流電源1A、1Bの中間点Yに接続される。さらに直流電源1Aの他端は集積回路の電源端子Vccに接続され、直流電源1Bの他端は接地されている。集積回路の電流検出用端子RFは検出抵抗Rfを介して接地される。また端子GNDはアース端子である。本発明の特徴は寄生電流除去トランジスタQ3を設けることにある。トランジスタQ3のコレクタは中間点Xに、エミッタはトランジスタQ2のベースに接続されさらに分流抵抗Rbを介して集積回路の端子RFに接続され、ベースはアースに接続されている。

【0007】次に動作を説明する。トランジスタQ1をオン、トランジスタQ2をオフとするとモータの1相のX側が正の電圧になり、つぎにトランジスタQ1をオフ、トランジスタQ2をオフとするとモータの1相のX側は負の電圧になる。下側の出力トランジスタQ2がオフのときは、中間点Xはキックバックにより負の電圧になり、トランジスタQ2は従来と同様の原理で集積回路特有の寄生効果による基板電流がベース電流としてベースに供給されている。しかしながら、トランジスタQ3はコレクタが中間点Xに、ベースはアースに接続され、エミッタはトランジスタQ2のベースに接続されているので、トランジスタQ3はトランジスタQ2より早く逆トランジスタ動作を起こすのである。即ち、トランジスタQ3は中間点Xが負の電圧になると、トランジスタQ3のベースにアース端子GNDより直接基板電流が供給されて、トランジスタQ2より先に逆トランジスタとしてオンする。この結果、トランジスタQ2のベースに供給される寄生効果による基板電流を奪って出力端子OUTに流し、トランジスタQ2のベースコレクタで形成されるPN接合に順バイアス電圧(VF)を発生させないので、トランジスタQ2の逆トランジスタ動作を防止し、トランジスタQ1がオンしても両出力トランジスタQ1、Q2に貫通電流を流すことは無くなる。図2を参照して本発明の動作について説明する。P型の半導体基板20上にN型のエピタキシャル層21を設け、P+型

の分離領域22でエピタキシャル層21を貫通させて複数の島領域を形成している。左側より便宜的に第1の島領域23、第2の島領域24、第3の島領域25とすると、第1の島領域23には寄生電流除去トランジスタQ3を構成するP型ベース拡散領域26とN型エミッタ領域27が形成され、第2の島領域24には下側の出力トランジスタQ2を構成するN型コレクタ領域28、P型ベース領域29とその中にN型のエミッタ領域30が形成されている。また第3の島領域25に拡散領域は存在していない。ここで、第1の島領域23のベース領域26はアース端子GNDを介してアースされ、エミッタ領域27はトランジスタQ2のベース領域29に接続され、コレクタ領域は中間点Xを介して出力端子OUTに接続されている。第2の島領域24のコレクタ領域28は中間点Xを介して出力端子OUTに接続され、エミッタ領域30は電流検出用端子RFを介してアースに接続されている。このような状態で、トランジスタQ1がオフすると、中間点Xに負の電圧が印加される。第1の島領域に形成されたトランジスタQ3はコレクタ領域が負の電圧で、ベース領域は26はアース電位であり、エミッタ領域はトランジスタQ2のベース領域に接続されている。従って、トランジスタQ3はトランジスタQ2より早く逆トランジスタとしてオンする。このためトランジスタQ2のベース領域に供給される寄生効果による寄生トランジスタTr1の基板電流は直ちに矢印のように出力端子OUTに流すので、トランジスタQ3の逆トランジスタによりトランジスタQ2のベースコレクタを短絡してしまう。これによりトランジスタQ2のベースコレクタ間のPN接合で形成されたダイオードは順バイアス電圧を発生しないので、トランジスタQ2の逆トランジスタ動作は防止される。

【0008】その後、トランジスタQ1がオフからオンになると、出力端子OUTは負の電圧から正の高い電圧に変化する。このとき、トランジスタQ2には逆トランジスタ動作が無いので、トランジスタQ2のベースコレクタ間のダイオードに順方向バイアスから逆方向バイア

【図2】



スされるときにある逆回復時間による逆電流は全く発生することがない。従ってトランジスタQ1、Q2を貫通電流が流れることはなくなる。

【0009】

【発明の効果】本発明に依れば、集積回路特有の寄生効果による基板電流によりトランジスタQ2に発生する逆トランジスタ動作を出力トランジスタQ2のベースコレクタに接続したトランジスタQ3による逆トランジスタ動作を利用して完全に除去できるので、出力トランジスタQ2の逆トランジスタ動作は完全に防止できる。この結果、出力トランジスタQ1がオフからオンになっても出力トランジスタQ2のベースコレクタ間のダイオードの逆回復時間に起因する逆電流は全くなくなるので、トランジスタQ1およびQ2を貫通電流が流れることはなくなる。

【図面の簡単な説明】

【図1】本発明のモータのPWM駆動回路を説明する回路図である。

【図2】本発明の集積回路に発生する寄生効果を説明する断面図である。

【図3】従来のモータのPWM駆動回路を説明する回路図である。

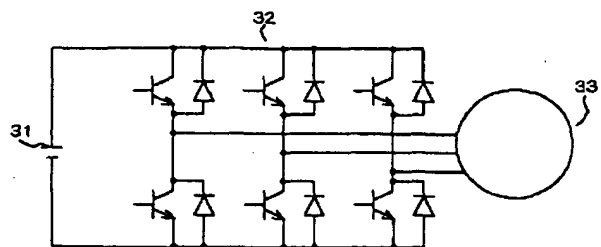
【図4】従来のモータのPWM駆動回路の1相の動作原理を説明する回路図である。

【図5】従来の集積回路に発生する寄生効果を説明する断面図である。

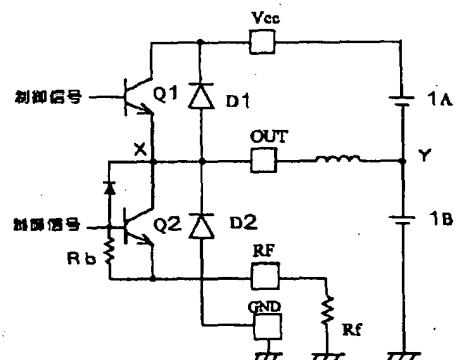
【符号の説明】

Q1、Q2	上下出力トランジスタ
Q3	寄生電流除去トランジスタ
D1、D2	転流用ダイオード
Vcc	電源端子
OUT	出力端子
RF	電流検出用端子
GND	アース端子
X	中間点
1A、1B	直流電源

【図3】



【図 4】



【図 5】

